

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.

This Page Blank (uspto)

This Page Blank (uspto)

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-255436

(43)Date of publication of application : 01.10.1996

(51)Int.Cl.

G11B 20/14

G11B 7/00

G11B 20/12

(21)Application number : 07-060640

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 20.03.1995

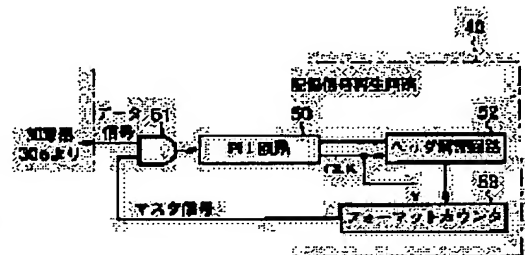
(72)Inventor : OGAMI EIJI

(54) INFORMATION RECORDING/REPRODUCING APPARATUS

(57)Abstract:

PURPOSE: To achieve a normal data reproduction by writing at a correct writing start position by method wherein effect of a noise is removed from the ending position of a header part to the position of starting the writing of a data part in an optical disc to allow writing at a correct writing start position with the output of a clock signal generated from a PLL circuit.

CONSTITUTION: A PLL circuit 50 generates a clock signal synchronizing a data signal to be inputted through an AND circuit 51 from an adder 30e. A header decoding circuit 52 reads out header information of a sector by a data signal from the PLL circuit 50 and the position in the current reproduction is loaded into a format counter 53 from an ID number read. A format counter 53 counts the ending position of a header part using the clock signal generated by the PLL circuit 50 from the position loaded to make a mask signal to the AND circuit 51 active and subsequently, a writing start position to make the mask signal inactive. A CPU starts a writing control at a writing start position of a data part.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

This Page Blank (uspto)

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 8 - 2 5 5 4 3 6

(43) 公開日 平成 8 年 (1996) 10 月 1 日

(51) Int. Cl. °	識別記号	庁内整理番号	F I	技術表示箇所
G 1 1 B 20/14	3 5 1	9463 - 5 D	G 1 1 B 20/14	3 5 1 A
7/00		9464 - 5 D	7/00	K
20/12		9295 - 5 D	20/12	

審査請求 未請求 請求項の数 5

O L

(全 9 頁)

(21) 出願番号 特願平 7-60640

(22) 出願日 平成 7 年 (1995) 3 月 20 日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町 72 番地

(72) 発明者 大上 英司

神奈川県川崎市幸区柳町 70 番地 東芝イン

テリジェントテクノロジー株式会社内

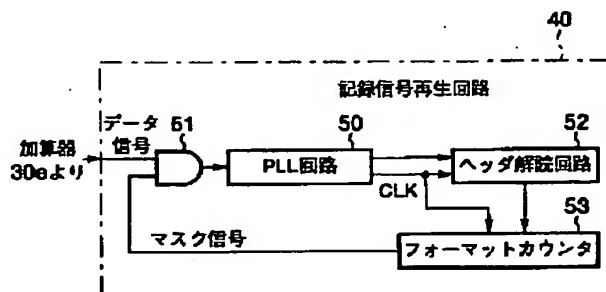
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 情報記録再生装置

(57) 【要約】

【目的】 光ディスクにおけるヘッダ部の終了位置からデータ部の書き込み開始位置までの間におけるツイズの影響を除去し、PLL 回路の発生するクロック信号を正常に保って正しい書き込み開始位置からの書き込みにより正常なデータ再生を図る。

【構成】 PLL 回路 50 は加算器 30e よりアンド回路 51 を介して入力されるデータ信号に同期したクロック信号を生成し、ヘッダ解読回路 52 は PLL 回路 50 からのデータ信号でセクタのヘッダ情報を読み取り、読取った ID 番号から現在再生中の位置をフォーマットカウンタ 53 にロードし、フォーマットカウンタ 53 はロードされた位置から PLL 回路 50 で生成したクロック信号を用いてヘッダ部終了位置をカウントしてアンド回路 51 へのマスク信号をアクティブにし、続いてデータ部の書き込み開始位置をカウントしてマスク信号をインアクティブにし、CPU はこのデータ部の書き込み開始位置から書き込み制御を開始する。



【特許請求の範囲】

【請求項 1】 複数のトラックからなり、各トラック毎にセクタが構成されている情報記録媒体のセクタに予め情報が記録されているヘッダ部と、このヘッダ部に続いて情報を記録する情報記録部とが設けられ、情報の記録または再生を行う情報記録再生装置において、上記情報記録媒体に記録されている情報の信号を読取る読取手段と、

この読取手段で読取られた信号が入力され、この入力信号に同期したクロック信号を生成するクロック信号生成手段と、

このクロック信号生成手段に入力された信号からセクタのヘッダ部における情報再生位置を解読するヘッダ解読手段と、

このヘッダ解読手段で解読されたセクタのヘッダ部における情報再生位置から、上記クロック信号生成手段で生成されたクロック信号を用いて上記セクタのヘッダ部の終了位置とこのヘッダ部に続く情報記録部への情報記録開始位置とを計数する計数手段と、

この計数手段で計数される上記セクタのヘッダ部の終了位置から情報記録部への情報記録開始位置までの間、上記クロック信号生成手段への上記読取手段で読取られた信号の入力を阻止する阻止手段と、

上記計数手段で計数された上記セクタの情報記録部への情報記録位置から情報を記録する記録手段と、

を具備したことを特徴とする情報記録再生装置。
【請求項 2】 複数のトラックからなり、各トラック毎にセクタが構成されている情報記録媒体のセクタに予め情報が記録されているヘッダ部と、このヘッダ部に続いて情報を記録する情報記録部とが設けられ、情報の記録または再生を行う情報記録再生装置において、上記情報記録媒体に記録されている情報の信号を読取る読取手段と、

この読取手段で読取られた信号が入力され、この入力信号に同期したクロック信号を生成するクロック信号生成手段と、

このクロック信号生成手段に入力された信号からセクタのヘッダ部における情報再生位置を解読するヘッダ解読手段と、

このヘッダ解読手段で解読されたセクタのヘッダ部における情報再生位置から、上記クロック信号生成手段で生成されたクロック信号を用いて上記セクタのヘッダ部の終了位置とこのヘッダ部に続く情報記録部への情報記録位置とを計数する計数手段と、

この計数手段で計数される上記セクタのヘッダ部の終了位置から情報記録部への情報記録位置までの間、マスク信号を出力する出力手段と、

この出力手段から出力されるマスク信号により、上記クロック信号生成手段への上記読取手段で読取られた信号の入力を阻止する阻止手段と、

上記計数手段で計数された上記セクタの情報記録部への情報記録位置から情報を記録する記録手段と、を具備したことを特徴とする情報記録再生装置。

【請求項 3】 複数のトラックからなり、各トラック毎にセクタが構成されている情報記録媒体のセクタに予め情報が記録されているヘッダ部と、このヘッダ部に続いて情報を記録する情報記録部とが設けられ、情報の記録または再生を行う情報記録再生装置において、上記情報記録媒体に記録されている情報の信号を読取る読取手段と、

この読取手段で読取られた信号が入力され、この入力信号に同期したクロック信号を生成するクロック信号生成手段と、

このクロック信号生成手段に入力された信号からセクタのヘッダ部における情報再生位置を解読するヘッダ解読手段と、

このヘッダ解読手段で解読されたセクタのヘッダ部における情報再生位置から、上記クロック信号生成手段で生成されたクロック信号を用いて上記セクタにおける位置を計数する計数手段と、

この計数手段で予め定められた上記セクタのヘッダ部の終了位置まで計数した際にマスク信号を出力し、予め定められた上記セクタの情報記録部の情報記録開始位置まで計数した際にマスク信号の出力を停止するマスク信号出力手段と、

このマスク信号出力手段から出力されるマスク信号により、上記クロック信号生成手段への上記読取手段で読取られた信号の入力を阻止する阻止手段と、

上記計数手段で計数された上記セクタの情報記録部への情報記録開始位置から情報を記録する記録手段と、

を具備したことを特徴とする情報記録再生装置。
【請求項 4】 複数のトラックからなり、各トラック毎にセクタが構成されている光ディスクのセクタに予め情報が記録されているヘッダ部と、このヘッダ部に続いて情報を書込むデータ部とが設けられ、情報の記録または再生を行う光ディスク装置において、

上記光ディスクに記録されている情報の信号を読取る読取手段と、

この読取手段で読取られた信号が入力され、この入力信号に同期したクロック信号を生成する PLL 回路と、

この PLL 回路に入力された信号からセクタのヘッダ部における情報再生位置を解読するヘッダ解読回路と、

このヘッダ解読回路で解読されたセクタのヘッダ部における情報再生位置から、上記 PLL 回路で生成されたクロック信号を用いて上記セクタのヘッダ部の終了位置とこのヘッダ部に続くデータ部の書込み開始位置とをカウントし、カウントされた上記セクタのヘッダ部の終了位置からデータ部の書込み開始位置までの間、マスク信号を出力するフォーマットカウンタと、

このフォーマットカウンタから出力されるマスク信号に

より、上記クロック信号生成手段への上記読取手段で読取られた信号の入力を阻止するアンド回路と、上記フォーマットカウンタでカウントされた上記セクタのデータ部の書き込み開始位置から情報を書込む制御を行う CPU と、

を具備したことを特徴とする光ディスク装置。

【請求項 5】 複数のトラックからなり、各トラック毎にセクタが構成されている情報記録媒体のセクタに予め情報が記録されているヘッダ部と、このヘッダ部に続いて情報を記録する情報記録部とが設けられ、情報の記録または再生を行う情報記録再生装置において、上記情報記録媒体に記録されている情報の信号を読取り、

読取られる信号が入力されることによってこの入力信号に同期したクロック信号を生成するとともに、この読取られた信号からセクタのヘッダ部における情報再生位置を解読し、

解読されたセクタのヘッダ部における情報再生位置から、上記生成されたクロック信号を用いて上記セクタのヘッダ部の終了位置とこのヘッダ部に続く情報記録部への情報記録位置とを計数し、

計数される上記セクタのヘッダ部の終了位置から情報記録部への情報記録位置までの間、上記読取られる信号の入力を阻止し、

上記計数される上記セクタの情報記録部への情報記録位置から情報を記録するステップを有する方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、例えば半径方向に複数のトラックからなる光ディスク上の各トラックにそれぞれ複数のセクタが構成され、セクタ毎に記録されているヘッダ部と情報を記録する情報記録部とが設けられて情報の記録、再生を行う光ディスク装置等の情報記録再生装置に関する。

【0002】

【従来の技術】 従来、光学ヘッドに搭載された半導体レーザにより出力されるレーザ光により、記録トラックを有する光ディスク（情報記録媒体）に情報を記録したり、あるいは光ディスクに記録されている情報を再生する光ディスク装置等の情報記録再生装置が実用化されている。

【0003】 光ディスクは、半径方向に複数のトラックからなる光ディスク上の各トラックにそれぞれ複数のセクタが構成され、セクタ毎に記録されているヘッダ部と情報を記録するデータ部（情報記録部）とが設けられている。

【0004】 光ディスク装置が光ディスクに情報を記録する場合、まず光ディスク装置は光ディスク上のヘッダ部の記録を読取る。ヘッダ部の記録を読取ることによりフォーマット上の位置を読取り、PLL 回路の発生する

データ同期クロックを使ってフォーマットカウンタを動作させ、ヘッダ部の終了位置からデータ部の書き込み開始位置（情報記録部の情報記録開始位置）までをカウントし、データ部の書き込み開始位置から光ディスクに対し情報の記録を行う。

【0005】 しかしながら、光ディスク上に情報を記録する際、セクタにおけるヘッダ部終了位置からデータ部の書き込み開始位置までの間、すなわちギャップ領域において光ディスク上の傷、ほこり、欠陥等により再生情報にノイズ等が混入した場合、再生情報のエッジに対して同期するクロック信号を発生する PLL 回路はノイズにより誤動作してしまい、これにより PLL 回路の発生するクロック周波数が狂って PLL 回路の発生するクロック信号により動作を行うフォーマットカウンタ（フォーマット上のどの位置をリードしているかを示すカウンタ）が、正しい書き込み開始位置と異なった位置からの書き込みを指示してしまうため、同一セクタのデータ再生を行った場合、正常なデータ再生ができなくなるということがあった。

20 【0006】

【発明が解決しようとする課題】 上記したように、光ディスク等の情報記録媒体上に情報を記録する際、セクタにおけるヘッダ部終了位置から情報記録部の情報記録開始位置までの間、すなわちギャップ領域において情報記録媒体上の傷、ほこり、欠陥等により再生情報にノイズ等が混入した場合、PLL 回路の発生するクロック周波数が狂って PLL 回路の発生するクロック信号により動作を行うフォーマットカウンタ（フォーマット上のどの位置をリードしているかを示すカウンタ）が、正しい情報記録開始位置と異なった位置からの情報記録を指示してしまうため、同一セクタの情報再生を行った場合、正常な情報再生ができなくなるという問題があった。

30

【0007】 そこで、この発明は、情報記録媒体におけるヘッダ部の終了位置から情報記録部の情報記録開始位置までの間におけるノイズの影響を除去し、PLL 回路の発生するクロック信号を正常に保って正しい情報記録開始位置からの情報記録により正常な情報再生を図ることのできる情報記録再生装置を提供することを目的とする。

40 【0008】

【課題を解決するための手段】 この発明の情報記録再生装置は、複数のトラックからなり、各トラック毎にセクタが構成されている情報記録媒体のセクタに予め情報が記録されているヘッダ部と、このヘッダ部に続いて情報を記録する情報記録部とが設けられ、情報の記録または再生を行う情報記録再生装置において、上記情報記録媒体に記録されている情報の信号を読取る読取手段と、この読取手段で読取られた信号が入力され、この入力信号に同期したクロック信号を生成するクロック信号生成手段と、このクロック信号生成手段に入力された信号から

50

5

セクタのヘッダ部における情報再生位置を解読するヘッダ解読手段と、このヘッダ解読手段で解読されたセクタのヘッダ部における情報再生位置から、上記クロック信号生成手段で生成されたクロック信号を用いて上記セクタのヘッダ部の終了位置とこのヘッダ部に続く情報記録部への情報記録開始位置とを計数する計数手段と、この計数手段で計数される上記セクタのヘッダ部の終了位置から情報記録部への情報記録開始位置までの間、上記クロック信号生成手段への上記読取手段で読取られた信号の入力を阻止する阻止手段と、上記計数手段で計数された上記セクタの情報記録部への情報記録位置から情報を記録する記録手段とから構成されている。

【0009】この発明の情報記録再生装置は、複数のトラックからなり、各トラック毎にセクタが構成されている情報記録媒体のセクタに予め情報が記録されているヘッダ部と、このヘッダ部に続いて情報を記録する情報記録部とが設けられ、情報の記録または再生を行う情報記録再生装置において、上記情報記録媒体に記録されている情報の信号を読取る読取手段と、この読取手段で読取られた信号が入力され、この入力信号に同期したクロック信号を生成するクロック信号生成手段と、このクロック信号生成手段に入力された信号からセクタのヘッダ部における情報再生位置を解読するヘッダ解読手段と、このヘッダ解読手段で解読されたセクタのヘッダ部における情報再生位置から、上記クロック信号生成手段で生成されたクロック信号を用いて上記セクタのヘッダ部の終了位置とこのヘッダ部に続く情報記録部への情報記録位置とを計数する計数手段と、この計数手段で計数される上記セクタのヘッダ部の終了位置から情報記録部への情報記録位置までの間、マスク信号を出力する出力手段と、この出力手段から出力されるマスク信号により、上記クロック信号生成手段への上記読取手段で読取られた信号の入力を阻止する阻止手段と、上記計数手段で計数された上記セクタの情報記録部への情報記録位置から情報を記録する記録手段とから構成されている。

【0010】この発明の情報記録再生装置は、複数のトラックからなり、各トラック毎にセクタが構成されている情報記録媒体のセクタに予め情報が記録されているヘッダ部と、このヘッダ部に続いて情報を記録する情報記録部とが設けられ、情報の記録または再生を行う情報記録再生装置において、上記情報記録媒体に記録されている情報の信号を読取る読取手段と、この読取手段で読取られた信号が入力され、この入力信号に同期したクロック信号を生成するクロック信号生成手段と、このクロック信号生成手段に入力された信号からセクタのヘッダ部における情報再生位置を解読するヘッダ解読手段と、このヘッダ解読手段で解読されたセクタのヘッダ部における情報再生位置から、上記クロック信号生成手段で生成されたクロック信号を用いて上記セクタにおける位置を計数する計数手段と、この計数手段で予め定められた上

6

記セクタのヘッダ部の終了位置まで計数した際にマスク信号を出力し、予め定められた上記セクタの情報記録部の情報記録開始位置まで計数した際にマスク信号の出力を停止するマスク信号出力手段と、このマスク信号出力手段から出力されるマスク信号により、上記クロック信号生成手段への上記読取手段で読取られた信号の入力を阻止する阻止手段と、上記計数手段で計数された上記セクタの情報記録部への情報記録開始位置から情報を記録する記録手段とから構成されている。

10 【0011】この発明の光ディスク装置は、複数のトラックからなり、各トラック毎にセクタが構成されている光ディスクのセクタに予め情報が記録されているヘッダ部と、このヘッダ部に続いて情報を書込むデータ部とが設けられ、情報の記録または再生を行う光ディスク装置において、上記光ディスクに記録されている情報の信号を読取る読取手段と、この読取手段で読取られた信号が入力され、この入力信号に同期したクロック信号を生成するPLL回路と、このPLL回路に入力された信号からセクタのヘッダ部における情報再生位置を解読するヘッダ解読回路と、このヘッダ解読回路で解読されたセクタのヘッダ部における情報再生位置から、上記PLL回路で生成されたクロック信号を用いて上記セクタのヘッダ部の終了位置とこのヘッダ部に続くデータ部の書き込み開始位置とをカウントし、カウントされた上記セクタのヘッダ部の終了位置からデータ部の書き込み開始位置までの間、マスク信号を出力するフォーマットカウンタと、このフォーマットカウンタから出力されるマスク信号により、上記クロック信号生成手段への上記読取手段で読取られた信号の入力を阻止するアンド回路と、上記フォーマットカウンタでカウントされた上記セクタのデータ部の書き込み開始位置から情報を書込む制御を行うCPUとから構成されている。

【0012】

【作用】この発明は、複数のトラックからなり、各トラック毎にセクタが構成されている情報記録媒体のセクタに予め情報が記録されているヘッダ部と、このヘッダ部に続いて情報を記録する情報記録部とが設けられ、情報の記録または再生を行う情報記録再生装置において、上記情報記録媒体に記録されている情報の信号を読取手段で読取り、読取られた信号が入力され、この入力信号に同期したクロック信号をクロック信号生成手段で生成し、このクロック信号生成手段に入力された信号からセクタのヘッダ部における情報再生位置を解読し、解読されたセクタのヘッダ部における情報再生位置から、上記クロック信号生成手段で生成されたクロック信号を用いて上記セクタのヘッダ部の終了位置とこのヘッダ部に続く情報記録部への情報記録開始位置とを計数手段で計数し、計数される上記セクタのヘッダ部の終了位置から情報記録部への情報記録開始位置までの間、上記クロック信号生成手段への上記読取手段で読取られた信号の入力

を阻止し、上記計数手段で計数された上記セクタの情報記録部への情報記録位置から情報を記録するようにしたものである。

【0013】この発明は、複数のトラックからなり、各トラック毎にセクタが構成されている情報記録媒体のセクタに予め情報が記録されているヘッダ部と、このヘッダ部に続いて情報を記録する情報記録部とが設けられ、情報の記録または再生を行う情報記録再生装置において、上記情報記録媒体に記録されている情報の信号を読取手段で読取り、読取られた信号が入力され、この入力信号に同期したクロック信号をクロック信号生成手段で生成し、このクロック信号生成手段に入力された信号からセクタのヘッダ部における情報再生位置を解読し、解読されたセクタのヘッダ部における情報再生位置から、上記クロック信号生成手段で生成されたクロック信号を用いて上記セクタのヘッダ部の終了位置とこのヘッダ部に続く情報記録部への情報記録位置とを計数手段で計数し、計数される上記セクタのヘッダ部の終了位置から情報記録部への情報記録位置までの間、マスク信号を出力し、出力されるマスク信号により、上記クロック信号生成手段への上記読取手段で読取られた信号の入力を阻止し、上記計数手段で計数された上記セクタの情報記録部への情報記録位置から情報を記録するようにしたものである。

【0014】この発明は、複数のトラックからなり、各トラック毎にセクタが構成されている情報記録媒体のセクタに予め情報が記録されているヘッダ部と、このヘッダ部に続いて情報を記録する情報記録部とが設けられ、情報の記録または再生を行う情報記録再生装置において、上記情報記録媒体に記録されている情報の信号を読取手段で読取り、読取られた信号が入力され、この入力信号に同期したクロック信号をクロック信号生成手段で生成し、このクロック信号生成手段に入力された信号からセクタのヘッダ部における情報再生位置を解読し、解読されたセクタのヘッダ部における情報再生位置から、上記クロック信号生成手段で生成されたクロック信号を用いて上記セクタにおける位置を計数手段で計数し、予め定められた上記セクタのヘッダ部の終了位置まで計数した際にマスク信号を出力し、予め定められた上記セクタの情報記録部の情報記録開始位置まで計数した際にマスク信号の出力を停止し、出力されるマスク信号により、上記クロック信号生成手段への上記読取手段で読取られた信号の入力を阻止し、上記計数手段で計数された上記セクタの情報記録部への情報記録開始位置から情報を記録するようにしたものである。

【0015】この発明は、複数のトラックからなり、各トラック毎にセクタが構成されている光ディスクのセクタに予め情報が記録されているヘッダ部と、このヘッダ部に続いて情報を書込むデータ部とが設けられ、情報の記録または再生を行う光ディスク装置において、上記光

ディスクに記録されている情報の信号を読取手段で読取り、読取られた信号が入力され、この入力信号に同期したクロック信号をPLL回路で生成し、このPLL回路に入力された信号からセクタのヘッダ部における情報再生位置を解読し、解読されたセクタのヘッダ部における情報再生位置から、上記PLL回路で生成されたクロック信号を用いて上記セクタのヘッダ部の終了位置とこのヘッダ部に続くデータ部の書込み開始位置とをフォーマットカウンタでカウントし、カウントされた上記セクタのヘッダ部の終了位置からデータ部の書込み開始位置までの間、マスク信号を出力し、出力されるマスク信号により、上記クロック信号生成手段への上記読取手段で読取られた信号の入力を阻止し、上記フォーマットカウンタでカウントされた上記セクタのデータ部の書込み開始位置から情報を書込むようにしたものである。

【0016】

【実施例】以下、この発明の実施例について図面を参照して説明する。図2は、この発明の情報記録再生装置に係る光ディスク装置を示すものである。この光ディスク装置は光ディスク（情報記録媒体）1に対し集束光を用いて情報の記録、再生を行うものである。

【0017】上記光ディスク1は、モータ2によって例えば一定の速度で回転される。このモータ2は、モータ制御回路18によって制御されている。上記光ディスク1に対する情報の記録、再生は、光学ヘッド（読取手段）3によって行われるようになっている。この光学ヘッド3は、リニアモータ31の可動部を構成する駆動コイル13に固定されており、この駆動コイル13はリニアモータ制御回路17に接続されている。

【0018】このリニアモータ制御回路17には、リニアモータ位置検出器26が接続されており、このリニアモータ位置検出器26は、光学ヘッド3に設けられた光学スケール25を検出することにより、位置信号を出力するようになっている。

【0019】また、リニアモータ31の固定部には、図示せぬ永久磁石が設けられており、上記駆動コイル13がリニアモータ制御回路17によって励磁されることにより、光学ヘッド3は、ガラス基板1の半径方向に移動されるようになっている。

【0020】上記光学ヘッド3には、対物レンズ6が図示しないワイヤあるいは板ばねによって保持されており、この対物レンズ6は、駆動コイル5によってフォーカシング方向（レンズの光軸方向）に移動され、駆動コイル4によってトラッキング方向（レンズの光軸と直交方向）に移動可能とされている。

【0021】また、レーザ制御回路14によって駆動される半導体レーザ発振器（あるいはアルゴンネオンレーザ発振器）9より発生されたレーザ光は、コリメータレンズ11a、ハーフプリズム11b、対物レンズ6を介してガラス基板1上に照射され、このガラス基板1から

の反射光は、対物レンズ6、ハーフプリズム11b、集光レンズ10a、およびシリンドリカルレンズ10bを介して光検出器8に導かれる。

【0022】上記光検出器8は、4分割の光検出セル8a、8b、8c、8dによって構成されている。上記光検出器8の光検出セル8aの出力信号は、増幅器12aを介して加算器30aの一端に供給され、光検出セル8bの出力信号は、増幅器12bを介して加算器30bの一端に供給され、光検出セル8cの出力信号は、増幅器12cを介して加算器30aの他端に供給され、光検出セル8dの出力信号は、増幅器12dを介して加算器30bの他端に供給されるようになっている。

【0023】上記光検出器8の光検出セル8aの出力信号は、増幅器12aを介して加算器30cの一端に供給され、光検出セル8bの出力信号は、増幅器12bを介して加算器30dの一端に供給され、光検出セル8cの出力信号は、増幅器12cを介して加算器30dの他端に供給され、光検出セル8dの出力信号は、増幅器12dを介して加算器30cの他端に供給されるようになっている。

【0024】上記加算器30aの出力信号は差動増幅器OP2の反転入力端に供給され、この差動増幅器OP2の非反転入力端には上記加算器30bの出力信号が供給される。これにより、差動増幅器OP2は、上記加算器30a、30bの差に応じてフォーカス点に関する信号をフォーカシング制御回路15に供給するようになっている。このフォーカシング制御回路15の出力信号は、フォーカシング駆動コイル5に供給され、レーザ光がガラス基板1上で常時ジャストフォーカスとなるように制御される。

【0025】上記加算器30cの出力信号は差動増幅器OP1の反転入力端に供給され、この差動増幅器OP1の非反転入力端には上記加算器30dの出力信号が供給される。これにより、差動増幅器OP1は、上記加算器30c、30dの差に応じてトラック差信号をトラッキング制御回路16に供給するようになっている。このトラッキング制御回路16は、OP1から供給されるトラック差信号に応じてトラック駆動信号を作成するものである。

【0026】上記トラッキング制御回路16から出力されるトラック駆動信号は、前記トラッキング方向の駆動コイル4に供給される。また、上記トラッキング制御回路16で用いられたトラック差信号は、リニアモータ制御回路17に供給されるようになっている。

【0027】上記のようにフォーカシング、トラッキングを行なった状態での光検出器8の各光検出セル8a、～8dの出力の和信号、つまり加算器30cの出力信号と加算器30dの出力信号とが供給される加算器30eの出力信号は、トラック上に形成されたピット（記憶情報）からの反射率の変化が反映されている。この信号

は、記録信号再生回路40に供給され、この記録信号再生回路40においてプリフォーマットデータとしてのアドレス情報（トラック番号、セクタ番号等）等や記憶情報が再生される。

【0028】また、この記録信号再生回路40は、内部に光ディスク1から読出された信号を再生するためにPLL回路50を有している。PLL回路50は入力されるデータ信号に同期したクロック信号を生成し、CPU23に供給している。

【0029】また、上記トラッキング制御回路16で対物レンズ6が移動されている際、リニアモータ制御回路17は、対物レンズ6が光学ヘッド3内の中心位置近傍に位置するようにリニアモータ31つまり光学ヘッド3を移動するようになっている。

【0030】また、この光ディスク装置にはそれぞれフォーカシング制御回路15、トラッキング制御回路16、リニアモータ制御回路17とCPU23との間で情報の授受を行うために用いられるD/A変換器22が設けられている。さらに、再生データや記録データの一時保管、あるいは所定の動作を行うプログラムを記憶するためのメモリ24も設けられている。

【0031】上記レーザ制御回路14、フォーカシング制御回路15、トラッキング制御回路16、リニアモータ制御回路17、モータ制御回路18、記録信号再生回路40等は、バスライン20を介してCPU23によって制御されるようになっている。

【0032】図1は、本発明に係る上述した光ディスク装置の記録信号再生回路40におけるPLL回路50とその周辺回路の概略構成を示すものである。すなわち、PLL回路50の前段にはアンド回路51が接続され、PLL回路50の後段にはヘッダ解読回路52、フォーマットカウンタ53とが接続されている。

【0033】阻止手段としてのアンド回路51において、一方の入力端子には光ディスク1のトラック上に形成されたピット（記録情報）からの反射率の変化が反映されている加算器30eの出力信号であるデータ信号が入力され、他方の入力端子にはフォーマットカウンタ53からの後述するマスク信号が入力される。

【0034】PLL回路50は、クロック信号生成手段としてクロック信号を生成し、このクロック信号とデータ信号とをヘッダ解読回路52へ出力する。また、このクロック信号は、フォーマットカウンタ53へも出力される。

【0035】ヘッダ解読回路52は、ヘッダ解読手段としてPLL回路50からのデータ信号から光ディスク1のヘッダ部を解読して後述する位置情報をフォーマットカウンタ53へロードする。

【0036】フォーマットカウンタ53は、計数手段としてヘッダ解読回路52にロードされたヘッダ部の再生位置からPLL回路50で生成されるクロック信号を

使用してセクタの再生位置を示すカウンタである。

【0037】図3は、光ディスク1におけるセクタのフォーマット例である。光ディスク1は、例えば、半径方向に複数のトラックからなり、各トラックにはそれぞれ複数のセクタが構成されている。

【0038】1セクタごとのフォーマットは、ヘッダ部と情報が記録される情報記録部としてのデータ部とから構成されている。ヘッダ部は、予めセクタのアドレスナンバーが書込まれて47バイトで構成されており、光ディスク1上の欠陥等により再生不能になることを防ぐため同一のデータがID1、ID2、ID3と3か所に書込まれている。データ部は、671バイトで構成されてデータ（情報）が記録される。また、ヘッダ部の終了位置からデータ部の書き込み開始位置（情報記録部への情報記録開始位置）までの間には、5バイト長の間データがないギャップ領域が設けられている。

【0039】ヘッダ解読回路52は、上記アドレスナンバーを再生するとともにセクタフォーマット上のどの位置を再生中であるかをフォーマットカウンタに伝える働きを持っている。

【0040】ヘッダ解読回路52は、まず、AMの検出を行う。AMは、アドレスマークと呼ばれ、1バイトの同期コードである。このコードの検出を行うとヘッダ解読回路52はヘッダ解読動作を開始し、AMに続くIDフィールドの解読を行う。

【0041】IDフィールドは5バイトからなり、トラックアドレス、ID部（3つあるIDフィールドの何番目かを示す）アドレス、CRC（エラー検出コード）から構成される。CRCコード終了位置で、CRCコードにID部のエラー判定を行う。IDフィールドの5バイト中にエラーが無いと判定されればIDナンバーにより、3つのIDのうちどの位置のIDの再生を行ったか知ることができるため、この情報からフォーマットカウンタ53に現在再生中のバイト位置（ID1開始位置を0とする）をロードすることによりセクタフォーマット中の再生位置が確定する。

【0042】例えば、ID1にエラーが無いとCRCコードによりCRCコード終了位置で判定されればフォーマットカウンタ53には5がロードされる。これは、ID1の開始位置を0バイト目としているためで、ID2の場合は19がロードされ、ID3の場合は33がロードされる。

【0043】なお、ヘッダ部を構成するVFO1、2はPLLロック用の連続データパターンであり、PAはポストアンプルで変調後のCRCの2バイトで収まらないときにこのPAを使用する。

【0044】フォーマットカウンタ53は、ID1の先頭を0バイト目としてセクタ中の再生位置を示すカウンタである。ID1の先頭を0とすればヘッダ部終了位置は34バイト目となり、フォーマットカウンタ53の値

が34バイト目となったところでマスク信号をアクティブにし、データ部の書き込み開始位置、すなわち39バイト目となったところでマスク信号をインアクティブとする。

【0045】また、ID2からの場合のヘッダ部終了位置は20バイト目となり、データ部の書き込み開始位置は25バイト目となる。また、ID3からの場合のヘッダ部終了位置は6バイト目となり、データ部の書き込み開始位置は11バイト目となる。

10 【0046】次に、このような構成において光ディスク1への書き込み動作を図4のフローチャートを参照して説明する。まず、PLL回路50は、アンド回路51を介して加算器30eより入力されるデータ信号に同期したクロック信号を生成する。

【0047】続いて、ヘッダ解読回路52は、PLL回路50からのデータ信号から光ディスク1におけるセクタのヘッダ情報を読取る。すなわち、ヘッダ解読回路52は、ヘッダ部のアドレスマーク（AM）を検出してヘッダ解読動作を開始し、アドレスマークに続くIDフィールドの解読を行う。

20 【0048】ヘッダ解読回路52は、トラック、セクタ、ID番号を再生してCRCコードでこの再生されたデータが正しいかどうかを判定し、正しいと判定された場合にID番号から何個目のヘッダIDを読込んだかがわかるので、これからフォーマットカウンタ53に現在再生中のバイト位置をロードする。ID1の場合の先頭位置を0バイト目、ID2の場合の先頭位置を14バイト目、ID3の場合の先頭位置を28バイト目としてカウント（計数）する。ここでは、ID1であったとす

30 る。【0049】フォーマットカウンタ53は、PLL回路50で生成したクロック信号を用いてカウントし、ID1の先頭を0バイト目としてヘッダ部終了位置である34バイト目となったところでアンド回路51へのマスク信号をアクティブにする。この結果、アンド回路51にてデータ信号が出力されず、PLL回路50へ入力されるデータ信号がマスクされた状態となる。

40 【0050】続いてフォーマットカウンタ53は、データ部の書き込み開始位置、すなわち39バイト目となったところでマスク信号をインアクティブとする。CPU23は、フォーマットカウンタ53によりカウントされたデータ部の書き込み開始位置から光ディスク1への書き込み制御を開始する。

50 【0051】上述したように出力されるマスク信号により、ヘッダ部終了位置からデータ部の書き込み開始位置の間、すなわちギャップ領域ではデータ信号がマスクされてPLL回路50に全くデータ信号が入力されず、従って、ギャップ領域における光ディスク1上の欠陥等によるノイズが発生してもPLL回路50は誤動作しなく、データ書き込み開始位置がずれることはなくなる。

【0052】なお、フォーマットカウンタ53は、ID2、ID3の場合でも上記同様に、データ部の書き込み開始位置とヘッダ部終了位置をカウントしてギャップ領域でマスク信号をアクティブとする。

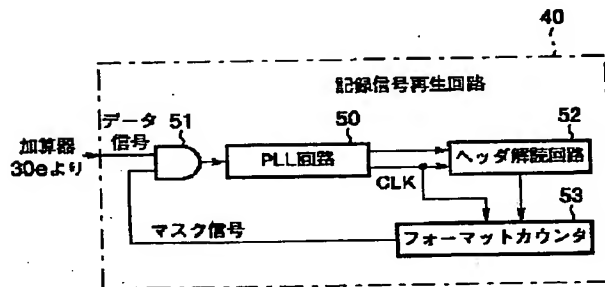
【0053】以上説明したように上記実施例によれば、ヘッダ部終了位置からデータ部書き込み開始位置までの間に出力されるマスク信号により、PLL回路に対して光ディスクのギャップ領域におけるノイズ信号等が入力されず、光ディスクに対するデータ書き込み開始位置はずれることがなくなる。

【0054】すなわち、ヘッダ部終了位置からデータ部書き込み開始位置までの間、PLL回路のデータにマスクをかけることにより、ノイズの混入をカットしてPLL回路のノイズによる誤動作を無くすることができる。

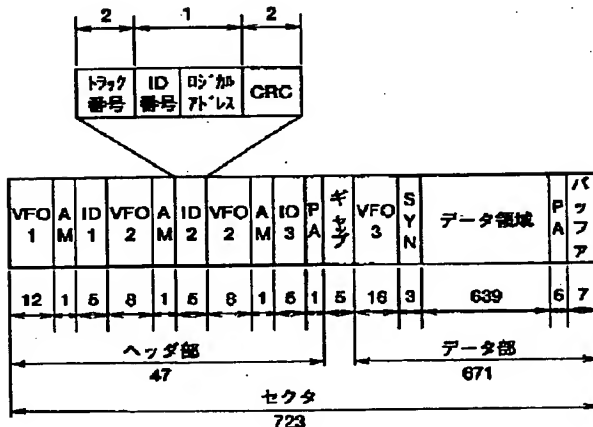
【0055】

【発明の効果】以上詳述したようにこの発明によれば、情報記録媒体におけるヘッダ部の終了位置から情報記録部の情報記録開始位置までの間におけるノイズの影響を除去し、PLL回路の発生するクロック信号を正常に保って情報記録開始位置からの情報記録により正常な情報再生を図ることのできる情報記録再生装置を提供するこ

【図1】



【図3】



とができる。

【図面の簡単な説明】

【図1】本発明の情報記録再生装置に係る光ディスク装置におけるPLL回路とその周辺の回路の構成を示すブロック図。

【図2】本発明に係る光ディスク装置の概略構成を示す図。

【図3】セクタのフォーマット例を説明するための図。

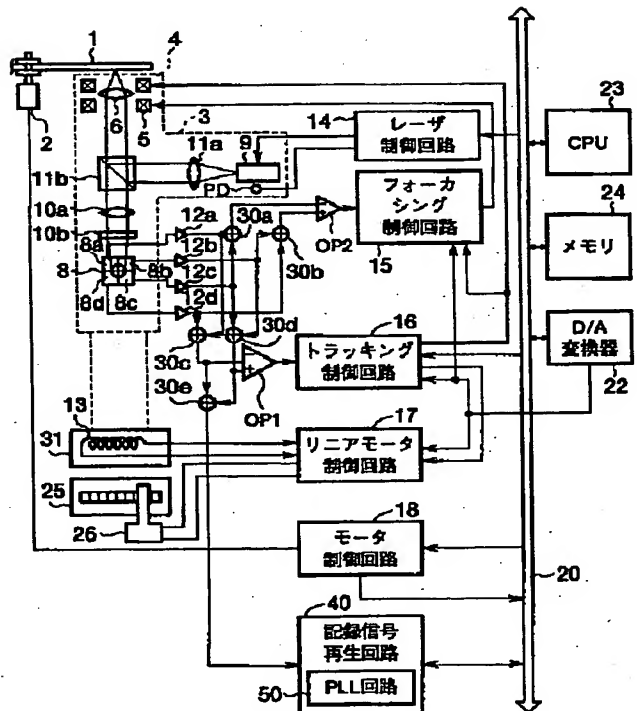
【図4】光ディスクへの書き込み動作を説明するためのフ

ローチャート。

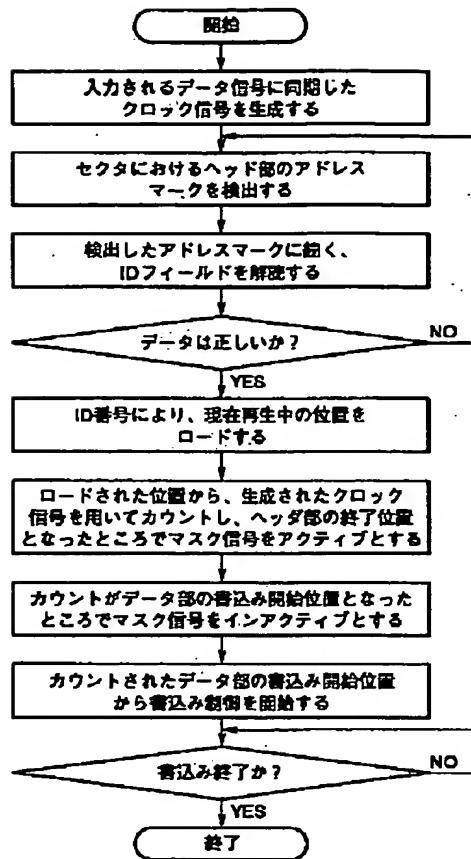
【符号の説明】

- 1…光ディスク
- 8…光検出器
- 20…バス
- 23…CPU
- 30e…加算器
- 40…記録信号再生回路
- 50…PLL回路
- 51…アンド回路
- 52…ヘッダ解読回路
- 53…フォーマットカウンタ

【図2】



【図4】



This Page Blank (uspto)